

日 本 国 特 許 庁

JAPAN PATENT OFFICE

August 20, 2003

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 8月23日

出 願 番 号

Application Number:

特願2002-243178

[ST.10/C]:

[JP 2002-243178]

出 願 人

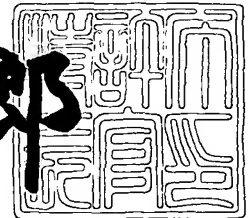
Applicant(s):

日産自動車株式会社

2003年 5月 6日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3032297

【書類名】 特許願

【整理番号】 NM02-00388

【あて先】 特許庁長官殿

【国際特許分類】 H02J 7/00
G01R 31/36
G01R 31/02

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区宝町 2 番地 日産自動車株式会社
社内

【氏名】 岩島 誠

【特許出願人】

【識別番号】 000003997

【氏名又は名称】 日産自動車株式会社

【代理人】

【識別番号】 100084412

【弁理士】

【氏名又は名称】 永井 冬紀

【手数料の表示】

【予納台帳番号】 004732

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 組電池の異常検出装置

【特許請求の範囲】

【請求項 1】

充電可能な複数のセルを直列に接続して構成される組電池の異常検出装置において、

前記複数のセルの両端子にそれぞれ接続される検出端子と、

前記複数のセルごとに設けられ、前記検出端子間の電圧に基づいて対応するセルの異常を検出する異常検出回路と、

前記複数のセルに対応する前記検出端子間をそれぞれ 1 つ置きに短絡させる複数の短絡回路と、

前記短絡回路を作動させる制御回路と、

前記制御回路が前記短絡回路を作動させた時に前記異常検出回路から出力される信号に基づいて、前記セルと対応する検出端子との間の接続線の断線を検出する断線検出回路とを備えることを特徴とする組電池の異常検出装置。

【請求項 2】

請求項 1 に記載の組電池の異常検出装置において、

前記短絡回路は半導体スイッチを備え、前記半導体スイッチのオン／オフにより前記検出端子間を短絡させることを特徴とする組電池の異常検出装置。

【請求項 3】

請求項 1 または 2 に記載の組電池の異常検出装置において、

前記制御回路は、作動させる前記短絡回路を個別に制御することを特徴とする組電池の異常検出装置。

【請求項 4】

請求項 1 または 2 に記載の組電池の異常検出装置において、

前記制御回路は、全ての前記短絡回路を同時に制御することを特徴とする組電池の異常検出装置。

【請求項 5】

請求項 1 ～ 4 のいずれかに記載の組電池の異常検出装置において、

前記短絡回路は、前記検出端子間の電圧が第 1 の所定電圧以上になると対応するセルに流れる電流の一部をバイパスさせる電流バイパス回路としても機能することを特徴とする組電池の異常検出装置。

【請求項 6】

請求項 1 ～ 5 のいずれかに記載の組電池の異常検出装置において、

前記異常検出回路は、前記検出端子間の電圧と第 2 の所定電圧とを比較することにより対応するセルの過充電状態を検出するとともに、前記検出端子間の電圧と第 3 の所定電圧とを比較することにより対応するセルの過放電状態を検出し、

前記断線検出回路は、前記制御回路が前記短絡回路を作動させた時に、前記異常検出回路から対応するセルの過充電状態または過放電状態を示す信号が出力されたときに、前記断線を検出することを特徴とする組電池の異常検出装置。

【請求項 7】

請求項 1 ～ 6 のいずれかに記載の組電池の異常検出装置において、

前記短絡回路が設けられていないセルごとに設けられ、前記検出端子間を開放する開放回路をさらに設け、

前記制御回路は、前記短絡回路を作動させるときは前記開放回路を同時に作動させ、

前記断線検出回路は、前記制御回路が前記短絡回路および前記開放回路を作動させた時に前記異常検出回路から出力される信号に基づいて、前記セルと対応する検出端子との間の接続線の断線を検出することを特徴とする組電池の異常検出装置。

【請求項 8】

請求項 1 ～ 4 のいずれかに記載の組電池の異常検出装置において、

前記複数のセルごとに設けられ、前記検出端子間の電圧が所定の電圧以上になると前記検出端子間に接続される半導体スイッチがオンされて、対応するセルに流れる電流の一部をバイパスさせる電流バイパス回路をさらに備えることを特徴とする組電池の異常検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数のセルを直列に接続して構成される組電池の異常検出装置に関し、特に、セルとセルの状態を制御するための回路とを接続している線の断線を検出する装置に関する。

【0002】

【従来の技術】

組電池を構成するセルの両端子のそれぞれに接続される検出端子を有し、両検出端子間の電圧に基づいて、セルの過充電や過放電を検出する装置において、セルと検出端子間の接続不良を検出する方法が知られている（例えば、特開2001-157367号公報）。この接続不良検出方法では、各セルごとに接続された放電回路を所定時間短絡させた後に放電回路を開放し、開放したときの電圧が短絡状態の電圧とほぼ同じ場合には、セルと検出端子間の接続が不良であると判断している。

【0003】

【発明が解決しようとする課題】

しかしながら、上述した従来の方法では、過放電検出回路に用いられている電圧比較回路を使用して短絡状態と開放状態の電圧を比較する場合には、セルが過放電になっている状態と接続不良になっている状態との区別がつかない。従って、両者の区別をつけるためには、接続不良判断用と過放電状態判断用の2つの電圧比較回路を用意する必要があるという問題があった。

【0004】

本発明の目的は、セルの過充電および過放電を検出する回路を用いて、断線を検出する組電池の異常検出装置を提供することにある。

【0005】

【課題を解決するための手段】

本発明による組電池の異常検出装置は、複数のセルの両端子にそれぞれ接続される検出端子と、複数のセルごとに設けられて、検出端子間の電圧に基づいて対応するセルの異常を検出する異常検出回路と、複数のセルに対応する検出端子間をそれぞれ1つ置きに短絡させる短絡回路と、短絡回路を作動させる制御回路と

、制御回路が短絡回路を作動させた時に異常検出回路から出力される信号に基づいて、セルと対応する検出端子との間の接続線の断線を検出する断線検出回路とを備えることにより、上記目的を達成する。

【0006】

【発明の効果】

本発明による組電池の異常検出装置によれば、複数のセルに対応する検出端子間をそれぞれ1つ置きに短絡させる短絡回路を作動させた時に異常検出回路から出力される信号に基づいて、セルと対応する検出端子との間の接続線の断線を検出するので、簡易な回路構成により確実に断線を検出することができる。

【0007】

【発明の実施の形態】

－第1の実施の形態－

図1は、本発明による組電池の異常検出装置の第1の実施の形態の構成を示す図である。組電池1は、充放電可能な n 個のセル $s_1 \sim s_n$ を直列に接続して構成される。検出端子 $C_0 \sim C_n$ は、各セル $s_1 \sim s_n$ の正極端子または負極端子と接続されている。例えば、検出端子 C_0 は、セル s_1 の負極端子と接続されており、検出端子 C_1 は、セル s_1 の正極端子およびセル s_2 の負極端子と接続されている。

【0008】

電流バイパス電圧検出回路 $a_1 \sim a_n$ は、各セル $s_1 \sim s_n$ ごとに設けられており、対応するセル $s_1 \sim s_n$ の端子間電圧が第1の所定電圧 V_1 より上昇したことを検出すると、Hレベルの信号をロジック回路に出力する。ロジック回路とは、アンド回路 $AND_1 \sim AND_{n-1}$ およびオア回路 $OR_2 \sim OR_n$ のことである。例えば、電流バイパス電圧検出回路 a_1 の出力はアンド回路 AND_1 に入力され、電流バイパス電圧検出回路 a_2 の出力はオア回路 OR_2 に入力される。すなわち、第1の実施の形態における組電池の異常検出装置では、アンド回路 $AND_1 \sim AND_{n-1}$ とオア回路 $OR_2 \sim OR_n$ とが交互に電流バイパス電圧検出回路 $a_1 \sim a_n$ と接続されている。

【0009】

アンド回路 $AND_1 \sim AND_{n-1}$ およびオア回路 $OR_2 \sim OR_n$ のもう一方の入力

端子には、充放電制御回路 5 からの出力が入力される。ただし、充放電制御回路 5 からアンド回路 $AND1 \sim ANDn-1$ に入力される信号は、インバータ回路 $INV1 \sim INVn-1$ で反転されてから入力される。アンド回路 $AND1 \sim ANDn-1$ およびオア回路 $OR2 \sim ORn$ の出力端子は、MOS トランジスタ $Q1 \sim Qn$ のゲート端子と接続されている。MOS トランジスタ $Q1 \sim Qn$ のドレイン端子は、抵抗 $R1 \sim Rn$ と接続されている。

【 0 0 1 0 】

上述した電流バイパス電圧検出回路 $a1 \sim an$ 、ロジック回路、MOS トランジスタ $Q1 \sim Qn$ 、および、抵抗 $R1 \sim Rn$ により電流バイパス回路が構成される。上述したように、電流バイパス電圧検出回路 $a1 \sim an$ は、対応するセル $s1 \sim sn$ の端子間電圧が第 1 の所定電圧 $V1$ より上昇して満充電に近い状態になったことを検出すると、H レベルの信号を出力し、ロジック回路を介して MOS トランジスタ $Q1 \sim Qn$ をオンする。MOS トランジスタ $Q1 \sim Qn$ がオンすると、オンした MOS トランジスタ $Q1 \sim Qn$ と接続されている抵抗 $R1 \sim Rn$ を介して、対応するセル $s1 \sim sn$ に流れる電流の一部が流れる。これにより、各セル間の容量バラツキを抑制することができる。なお、ロジック回路の動作については後述する。

【 0 0 1 1 】

異常検出回路 $b1 \sim bn$ は、各セル $s1 \sim sn$ ごとに設けられ、対応するセル $s1 \sim sn$ の端子間電圧（検出端子間電圧）が第 2 の所定電圧 $V2$ （過充電判定しきい値電圧）より上昇して過充電になったことを検出するとともに、セルの端子間電圧が第 3 の所定電圧 $V3$ （過放電判定しきい値電圧）より下降して過放電になったことを検出する。セルの過充電状態または過放電状態を検出すると、異常検出信号をオア回路 4 に出力する。オア回路 4 は、いずれか 1 つの異常検出回路 $b1 \sim bn$ から異常検出信号が出力されると、セルに異常が発生したことを示す信号を充放電制御回路 5 に出力する。なお、3 つの所定電圧 $V1$ 、 $V2$ 、 $V3$ の大小関係は、 $V2 > V1 > V3$ に設定されている。

【 0 0 1 2 】

充放電制御回路 5 は、オア回路 4 からの信号に基づいて、組電池 1 の充放電を

制御する。また、充放電制御回路 5 は、異常検出回路 $b_1 \sim b_n$ の故障診断を行うための故障診断実施信号をロジック回路 $AND_1 \sim AND_n$ 、 $OR_2 \sim OR_n$ に出力する。故障診断実施信号を出力する時期は、充放電制御回路 5 の始動時（電源投入時）や組電池 1 の充放電がある期間以上休止している時である。

【 0 0 1 3 】

ロジック回路のうち、アンド回路 $AND_1 \sim AND_n$ の動作について、アンド回路 AND_1 を代表して説明する。アンド回路 AND_1 は、電流バイパス電圧検出回路 a_1 の出力信号と、充放電制御回路 5 からの故障診断実施信号をインバータ回路 INV_1 にて反転された信号との論理積を MOS トランジスタ Q_1 のゲート端子に出力する。充放電制御回路 5 から故障診断実施信号が出力されていない場合、すなわち、充放電制御回路 5 から L レベルの信号が出力されている場合には、アンド回路 AND_1 にはインバータ回路 INV_1 を介して H レベルの信号が入力されるため、電流バイパス電圧検出回路 a_1 の出力がそのままアンド回路 AND_1 の出力となる。従って、電流バイパス電圧検出回路 a_1 から H レベルの信号が出力されると、MOS トランジスタ Q_1 はオンし、L レベルの信号が出力されると、MOS トランジスタ Q_1 はオフする。

【 0 0 1 4 】

一方、充放電制御回路 5 から故障診断実施信号が出力されている場合、すなわち、H レベルの信号が出力されている場合には、アンド回路 AND_1 にはインバータ回路 INV_1 を介して L レベルの信号が入力される。従って、電流バイパス電圧検出回路 a_1 の出力信号のレベルに関わらず、アンド回路 AND_1 の出力信号は L レベルとなるので、MOS トランジスタ Q_1 は強制的にオフとなる。

【 0 0 1 5 】

続いて、オア回路 $OR_2 \sim OR_n$ の動作について、オア回路 OR_2 を代表して説明する。オア回路 OR_2 は、電流バイパス電圧検出回路 a_2 の出力信号と、充放電制御回路 5 からの故障診断実施信号との 2 信号の論理和を MOS トランジスタ Q_2 のゲート端子に出力する。充放電制御回路 5 から故障診断実施信号が出力されていない場合、すなわち、L レベルの信号が出力されている場合には、電流バイパス電圧検出回路 a_2 の出力がそのままアンド回路 AND_1 の出力となる。従って

、電流バイパス電圧検出回路 a 2 から H レベルの信号が出力されると、MOS トランジスタ Q 2 はオンし、L レベルの信号が出力されると、MOS トランジスタ Q 2 はオフする。

【 0 0 1 6 】

一方、充放電制御回路 5 から故障診断実施信号が出力されている場合、すなわち、H レベルの信号が出力されている場合には、電流バイパス電圧検出回路 a 2 の出力信号のレベルに関わらず、オア回路 O R 2 の出力信号も H レベルとなるので、MOS トランジスタ Q 2 は強制的にオンとなる。

【 0 0 1 7 】

説明は省略するが、セル s 3, s 5, …, s n-1 に対応するアンド回路 A N D 3, A N D 5, A N D n-1 の動作、および、セル s 4, s 6, …, s n に対応するオア回路 O R 4, O R 6, …, O R n の動作についても同様である。上述したように、充放電制御回路 5 から故障診断実施信号が出力されると、アンド回路 A N D 1 ~ A N D n-1 と接続されている MOS トランジスタは強制的にオフとなり、オア回路 O R 2 ~ O R n と接続されている MOS トランジスタは強制的にオンとなる。従って、直列接続されている複数のセル s 1 ~ s n のうち、1 つ置きのセル間、すなわち、検出端子間が短絡されるとともに、短絡された検出端子間に隣接する検出端子間は開放される。

【 0 0 1 8 】

ここで、セル s 2 の正極端子（セル s 3 の負極端子）と検出端子 C 2 との間の接続線が断線した場合について考察する。断線が発生する直前のセル s 2 および s 3 の端子間電圧は、第 1 の所定電圧 V 1 より高く、かつ、第 2 の所定電圧 V 2 より低いものとする。断線が生じる前は、電流バイパス電圧検出回路 a 2 および a 3 から H レベルの信号が出力されるので、MOS トランジスタ Q 2, Q 3 はオンされて、抵抗 R 2, R 3 を介してそれぞれバイパス電流が流れる。セル s 2 および s 3 は、過充電には至っていないため、異常検出回路 b 2 および b 3 からは異常検出信号（H レベル）は出力されない。

【 0 0 1 9 】

この状態から、セル s 2 の正極端子（セル s 3 の負極端子）と検出端子 C 2 との

間の接続線が断線すると、セル s 2, s 3 ごとに流れていたバイパス電流が、セル s 3 の正極端子から抵抗 R3、MOS トランジスタ Q3、抵抗 R2、MOS トランジスタ Q2 を介して、セル s 2 の負極端子に流れる。通常、抵抗 R1 ~ Rn の抵抗値は同一であり、また、MOS トランジスタ Q1 ~ Qn のオン抵抗も同一値であるので、検出端子 C2 の電圧は、セル s 2 とセル s 3 の各端子間電圧の加算値の $1/2$ 、すなわち、平均電圧となる。

【 0 0 2 0 】

ここで、充放電制御回路 5 から故障診断実施信号（H レベル）が出力されると、オア回路 OR2 と接続されている MOS トランジスタ Q2 は強制的にオンとなり、アンド回路 AND3 と接続されている MOS トランジスタ Q3 は強制的にオフとなる。従って、セル s3 の正極端子からセル s 2 の負極端子に流れていたバイパス電流は流れなくなる。この状態では、検出端子 C2 の電圧は、オンしている MOS トランジスタ Q2 および抵抗 R2 を介して、セル s 2 の負極端子の電圧と等しくなるので、異常検出回路 b2 は、検出端子 C1 - C2 間の電圧が第 3 の所定電圧 V3 より低い電圧であることを検出する。また、検出端子 C2 - C3 間には、セル s 2 の端子間電圧とセル S3 の端子間電圧との加算値が印加されるので、異常検出回路 b3 は、第 2 の所定電圧 V2 より高い電圧であることを検出する。

【 0 0 2 1 】

すなわち、充放電制御回路 5 から故障診断実施信号（H レベル）が出力されると、異常検出回路 b2 からは過放電であることを示す異常信号（H レベル）が出力され、異常検出回路 b3 からは過充電であることを示す異常信号（H レベル）が出力される。これにより、充放電制御回路 5 にはオア回路 4 を介して H レベルの信号、すなわち、断線が発生していることを示す信号が入力される。

【 0 0 2 2 】

他のセルと検出端子間で断線が生じた場合についても同様である。例えば、セル s1 の正極端子（セル s 2 の負極端子）と検出端子 C1 との間の接続線が断線した場合、充放電制御回路 5 から故障診断実施信号が出力されると、MOS トランジスタ Q1 は強制的にオフとなり、MOS トランジスタ Q2 は強制的にオンとなる。従って、検出端子 C1 の電圧は、オンしている MOS トランジスタ Q2 および抵

抗 R2 を介して、セル s2 の正極端子の電圧と等しくなるので、異常検出回路 b2 は、検出端子 C1 - C2 間の電圧が第 3 の所定電圧 V3 より低い電圧であることを検出する。また、検出端子 C0 - C1 間には、セル s1 の端子間電圧とセル S2 の端子間電圧との加算値が印加されるので、異常検出回路 b1 は、第 2 の所定電圧 V2 より高い電圧であることを検出する。これにより、充放電制御回路 5 にはオア回路 4 を介して H レベルの信号が入力されるので、充放電制御回路 5 は断線が発生していることを検出することができる。

【 0 0 2 3 】

なお、上述した説明では、断線が発生する直前のセル s2 および s3 の端子間電圧は、第 1 の所定電圧 V1 より高く、かつ、第 2 の所定電圧 V2 より低いものとした。しかし、断線が発生する直前のセル s2 および s3 の端子間電圧が第 3 の所定電圧 V3 より高く、かつ、第 1 の所定電圧 V1 より低い場合でも、断線を検出することができる。この場合には、断線前に電流バイパス機能が作動していないだけで、充放電制御回路 5 から故障診断実施信号が出力された後の動作は同じである。ただし、異常検出回路 b1 ~ bn からセル s1 ~ sn の異常（過充電または過放電）を示す信号が出力されている時は、断線の有無を判断することができないため、この場合は、断線故障診断を行わないものとする。

【 0 0 2 4 】

図 5 は、第 1 の実施の形態における組電池の異常検出装置が備えているようなロジック回路や故障診断実施信号が出力される信号線を備えていない組電池の異常検出装置の構成を示す図である。図 5 を用いて、第 1 の実施の形態における組電池の異常検出装置の効果を説明する。なお、図 1 に示す構成部分と同じ構成部分については同一の符号を付して説明を省略する。

【 0 0 2 5 】

上述した説明と同様に、セル s2 の正極端子（セル s3 の負極端子）と検出端子 C2 との間の接続線が断線した場合について考察する。断線が発生する直前のセル s2 および s3 の端子間電圧は、第 1 の所定電圧 V1 より高く、かつ、第 2 の所定電圧 V2 より低いものとする。断線が生じる前は、電流バイパス電圧検出回路 a2 および a3 からは H レベルの信号が出力されるので、MOS トランジスタ Q

2, Q3はオンされて、抵抗R2, R3を介してそれぞれバイパス電流が流れる。セルs2およびs3は、過充電には至っていないため、異常検出回路b2およびb3からは異常検出信号（Hレベル）は出力されない。

【 0 0 2 6 】

この状態から、セルs2の正極端子（セルs3の負極端子）と検出端子C2との間の接続線が断線すると、セルs2, s3ごとに流れていたバイパス電流が、セルs3の正極端子から抵抗R3、MOSトランジスタQ3、抵抗R2、MOSトランジスタQ2を介して、セルs2の負極端子に流れる。このとき、上述した理由により、検出端子C2の電圧は、セルs2とセルs3の各端子間電圧の加算値の $1/2$ 、すなわち、平均電圧となる。セルs2およびs3の端子間電圧は、第1の所定電圧V1より高く、かつ、第2の所定電圧V2より低いので、平均電圧もV1より高くV2より低い。従って、異常検出回路b2およびb3からは異常検出信号は出力されないので、断線を検出することはできない。

【 0 0 2 7 】

第1の実施の形態における組電池の異常検出装置によれば、断線故障診断時に、組電池1を構成する複数のセルs1～snに対して1つ置きにセル間、すなわち、検出端子間を短絡・開放することにより、異常検出回路b1～bnからの信号に基づいて、確実にセルと対応する検出端子間との間の接続線の断線を検出することができる。検出端子間を短絡する回路は、アンド回路AND1～ANDn-1、オア回路OR2～ORnおよびインバータ回路INV1～INVn-1のロジック回路と、半導体スイッチであるMOSトランジスタQ1～Qnにより構成されるので、断線を検出するための大規模な回路を追加することなく、簡易な構成によりセルと対応する検出端子間の断線を検出することができる。

【 0 0 2 8 】

また、上述したロジック回路と半導体スイッチにより構成される短絡回路は、検出端子間の電圧が第1の所定電圧V1以上になると対応するセルに流れる電流の一部をバイパスさせる電流バイパス回路としても機能するので、セルの異常を検出する異常検出回路と電流バイパス回路とを備えつつ、簡易な構成により断線を検出することができる。さらに、断線故障診断時には、充放電制御回路5から

1つの故障診断実施信号を出力することにより、セルと対応する検出端子間の全ての接続線の断線を検出することができる。

【 0 0 2 9 】

－第2の実施の形態－

図2は、第2の実施の形態における組電池の異常検出装置の構成を示す図である。図1に示す第1の実施の形態における組電池の異常検出装置と同じ構成要素については、同一の符号を付して説明を省略する。第2の実施の形態における組電池の異常検出装置では、充放電制御回路5から故障診断実施信号が出力される信号線が複線化されており、故障診断実施信号が入力されるロジック回路に、さらにロジック回路が追加されている。

【 0 0 3 0 】

第1の実施の形態における組電池の異常検出装置に対して、新たに追加されたロジック回路は、オア回路OR22～OR2n-1である。すなわち、セルs1およびsnを除くセルs2～sn-1に対応するオア回路およびアンド回路に対して、オア回路OR22～OR2n-1が追加されている。

【 0 0 3 1 】

充放電制御回路5から出力される故障診断実施信号F1は、セルs1に対応するインバータ回路INV1に入力されるとともに、セルs2に対応するオア回路OR2にオア回路OR22を介して入力される。故障診断信号F2は、セルs2に対応するオア回路OR2に、オア回路OR22を介して入力されるとともに、セルs3に対応するインバータ回路INV3に、オア回路OR23を介して入力される。故障診断信号F3～Fn-2についても同様である。故障診断信号Fn-1は、セルsn-1に対応するインバータ回路INVn-1に、オア回路OR2n-1を介して入力されるとともに、セルsnに対応するオア回路ORnに入力される。

【 0 0 3 2 】

故障診断実施信号F1は、セルs1の正極端子（セルs2の負極端子）と検出端子C1との間の接続線の断線を検出する際に出力される。また、故障診断実施信号F2は、セルs2の正極端子（セルs3の負極端子）と検出端子C2との間の接続線の断線を検出する際に出力される。故障診断実施信号F3, F4, …についても

同様であり、故障診断信号 F_{n-1} は、セル s_{n-1} の正極端子（セル s_n の負極端子）と検出端子 C_{n-1} との間の接続線の断線を検出する際に出力される。

【 0 0 3 3 】

ここで、セル s_2 の正極端子（セル s_3 の負極端子）と検出端子 C_2 との間の接続線が断線した場合について考察する。第 1 の実施の形態で説明したように、断線が発生する直前のセル s_2 および s_3 の端子間電圧は、第 1 の所定電圧 V_1 より高く、かつ、第 2 の所定電圧 V_2 より低いものとする。上記箇所の断線を検出するために、充放電制御回路 5 からは故障診断実施信号 F_2 （H レベル）が出力される。

【 0 0 3 4 】

充放電制御回路 5 から故障診断実施信号 F_2 が出力されると、オア回路 OR_{22} の出力は H レベルとなるので、オア回路 OR_2 の出力も H レベルとなり、MOS トランジスタ Q_2 は強制的にオンとなる。また、オア回路 OR_{23} の出力は H レベルとなるので、アンド回路 AND_3 にはインバータ回路 INV_3 を介して L レベルの信号が入力される。従って、アンド回路 AND_3 の出力は L レベルとなるので、MOS トランジスタ Q_3 は強制的にオフとなる。

【 0 0 3 5 】

この結果、第 1 の実施の形態と同様に、セル s_3 の正極端子から、抵抗 R_3 、MOS トランジスタ Q_3 、抵抗 R_2 、MOS トランジスタ Q_2 を介して、セル s_2 の負極端子に流れていたバイパス電流は流れなくなるので、検出端子 C_2 の電圧は、セル s_2 の負極端子の電圧と等しくなる。従って、異常検出回路 b_2 は、検出端子 $C_1 - C_2$ 間の電圧が第 3 の所定電圧 V_3 より低い電圧であることを検出し、過放電であることを示す異常検出信号（H レベル）を充放電制御回路 5 に出力する。また、検出端子 $C_2 - C_3$ 間には、セル s_2 の端子間電圧とセル s_3 の端子間電圧との加算値が印加されるので、異常検出回路 b_3 は、第 2 の所定電圧 V_2 より高い電圧であることを検出し、過充電であることを示す異常検出信号を充放電制御回路 5 に出力する。

【 0 0 3 6 】

この場合、充放電制御回路 5 には、オア回路 4 を介して H レベルの信号が入力

される。すなわち、充放電制御回路 5 は、故障診断実施信号 F2 を出力して H レベルの信号が入力されたことにより、セル s2 の正極端子（セル s3 の負極端子）と検出端子 C2 との間の接続線が断線していることを検出することができる。

【 0 0 3 7 】

他のセルと検出端子間での断線を検出する場合についても同様である。例えば、セル s1 の正極端子（セル s2 の負極端子）と検出端子 C1 との間の接続線の断線を検出する場合には、故障診断実施信号 F1 が充放電制御回路 5 から出力される。この結果、MOS トランジスタ Q1 は強制的にオフとなり、MOS トランジスタ Q2 は強制的にオンとなる。上記箇所において断線が生じている場合には、検出端子 C1 の電圧は、セル s2 の正極端子の電圧と等しくなるので、異常検出回路 b2 は、検出端子 C1 - C2 間の電圧が第 3 の所定電圧 V3 より低い電圧であることを検出し、異常検出回路 b1 は、第 2 の所定電圧 V2 より高い電圧であることを検出する。

【 0 0 3 8 】

この場合にも、充放電制御回路 5 は、故障診断実施信号 F1 を出力した後、オア回路 4 を介して H レベルの信号が入力されることにより、セル s1 の正極端子（セル s2 の負極端子）と検出端子 C1 との間の接続線が断線していることを検出することができる。

【 0 0 3 9 】

第 2 の実施の形態における組電池の異常検出装置によれば、充放電制御回路 5 は、故障診断実施信号 F1 ~ F_{n-1} を用いて、1 つ置きにセル間、すなわち、検出端子間を短絡・開放させる回路を個別に制御するので、セルと対応する検出端子間の断線を検出することができるとともに、断線箇所を容易に特定することができる。

【 0 0 4 0 】

－ 第 3 の実施の形態 －

図 3 は、第 3 の実施の形態における組電池の異常検出装置の構成を示す図である。図 1 に示す第 1 の実施の形態における組電池の異常検出装置と同じ構成要素については、同一の符号を付して説明を省略する。第 3 の実施の形態における組

電池の異常検出装置では、抵抗 $R_1 \sim R_n$ とツェナーダイオード $D_1 \sim D_n$ とにより電流バイパス回路が構成されている。

【 0 0 4 1 】

ツェナーダイオード $D_1 \sim D_n$ のツェナー電圧 V_Z は、セル $s_1 \sim s_n$ の満充電電圧よりも低い第 4 の所定電圧 V_4 に設定され、第 2, 第 3, 第 4 の所定電圧 V_2, V_3, V_4 の大小関係は、 $V_2 > V_4 > V_3$ となっている。セル $s_1 \sim s_n$ の端子間電圧が第 4 の所定電圧 V_4 よりも上昇すると、ツェナーダイオード $D_1 \sim D_n$ に電流が流れ始める。すなわち、バイパス電流がツェナーダイオード $D_1 \sim D_n$ と直列に接続されている抵抗 $R_1 \sim R_n$ を介して流れる。電流バイパス機能はこのようにして作動する。

【 0 0 4 2 】

セル $s_2, s_4, s_6, \dots, s_n$ のように、最下位から数えて偶数番目に位置するセルに対しては、MOS トランジスタ $Q_{12} \sim Q_{1n}$ と抵抗 $R_{12} \sim R_{1n}$ との直列回路が並列接続されている。例えば、セル s_2 と並列に、抵抗 R_{12} と MOS トランジスタ Q_{12} との直列回路が接続されている。MOS トランジスタ Q_{12} のゲート端子には、充放電制御回路 5 からの故障診断実施信号が入力される。MOS トランジスタ Q_{12} のソース端子は、対応するセル s_2 の負極と接続され、ドレイン端子は抵抗 R_{12} を介してセル s_2 の正極と接続されている。

【 0 0 4 3 】

充放電制御回路 5 から故障診断実施信号 (H レベル) が出力されると、MOS トランジスタ $Q_{12} \sim Q_{1n}$ はオンとなり、組電池 1 を構成する複数のセル $s_1 \sim s_n$ に対して 1 つ置きにセル間、すなわち、検出端子間が短絡される。一方、故障診断実施信号が出力されない場合 (L レベル) には、MOS トランジスタ $Q_{12} \sim Q_{1n}$ はオフとなる。MOS トランジスタ $Q_{12} \sim Q_{1n}$ と直列に接続される抵抗 $R_{12} \sim R_{1n}$ の抵抗値は、抵抗 $R_1 \sim R_n$ の抵抗値よりも十分小さい値が設定される。従って、電流バイパス機能が作動している時に、MOS トランジスタ $Q_{12} \sim Q_{1n}$ がオンすると、オンした MOS トランジスタ $Q_{12} \sim Q_{1n}$ と直列接続されている抵抗 $R_{12} \sim R_{1n}$ の方にバイパス電流の大部分が流れる。

【 0 0 4 4 】

ここで、セル s 2 の正極端子（セル s 3 の負極端子）と検出端子 C 2 との間の接続線が断線した場合について考察する。断線が発生する直前のセル s 2 および s 3 の端子間電圧は、第 4 の所定電圧 V 4 より高く、かつ、第 2 の所定電圧 V 2 より低いものとする。断線が生じる前は、ツェナーダイオード D 2 および D 3 を介して電流が流れることにより、電流バイパス機能が作動する。ただし、セル s 2 および s 3 は、過充電状態には至っていないので、異常検出回路 b 2 および b 3 からは異常検出信号（H レベル）は出力されない。

【 0 0 4 5 】

この状態から、セル s 2 の正極端子（セル s 3 の負極端子）と検出端子 C 2 との間の接続線が断線すると、セル s 2, s 3 ごとに流れていたバイパス電流が、セル s 3 の正極端子から抵抗 R 3、ツェナーダイオード D 3、抵抗 R 2、ツェナーダイオード D 2 を介して、セル s 2 の負極端子に流れる。抵抗 R 1 ~ R n の抵抗値は同一であり、また、ツェナーダイオード D 1 ~ D n のツェナー電圧も同一値であるので、検出端子 C 2 の電圧は、セル s 2 とセル s 3 の各端子間電圧の加算値の $1/2$ 、すなわち、平均電圧となる。

【 0 0 4 6 】

ここで、充放電制御回路 5 から故障診断実施信号（H レベル）が出力されると、MOS トランジスタ Q 12 はオンとなり、抵抗 R 2 とツェナーダイオード D 2 とを介して流れていたバイパス電流は、抵抗 R 12 と MOS トランジスタ Q 12 とで構成される直列回路にも分岐して流れ始める。上述したように、抵抗 R 12 の抵抗値は抵抗 R 2（R 3）の抵抗値よりも十分小さい値に設定されているので、バイパス電流の大部分は抵抗 R 12 と MOS トランジスタ Q 12 との直列回路に流れる。従って、検出端子 C 2 の電圧は、セル s 2 の負極端子の電圧にごく近い電圧となる。この結果、異常検出回路 b 2 は、検出端子 C 1 - C 2 間の電圧が第 3 の所定電圧 V 3 より低い電圧であることを検出し、異常検出回路 b 3 は、検出端子 C 2 - C 3 間の電圧が第 2 の所定電圧 V 2 より高い電圧であることを検出する。

【 0 0 4 7 】

このように、異常検出回路 b 2 からは過放電であることを示す異常検出信号（H レベル）が出力され、異常検出回路 b 3 からは過充電であることを示す異常検

出信号（Hレベル）が出力されるので、充放電制御回路5には、オア回路4を介してHレベルの信号が入力される。

【0048】

他のセルと検出端子間で断線が生じた場合についても同様である。例えば、セルs3の正極端子（セルs4の負極端子）と検出端子C3との間の接続線が断線した場合について説明する。断線が発生する直前のセルs3およびs4の端子間電圧は、第4の所定電圧V4より高く、かつ、第2の所定電圧V2より低いものとする。この場合、ツェナーダイオードD3およびD4には電流が流れるので、電流バイパス機能が作動する。ただし、セルs3およびs4は、過充電状態には至っていないので、異常検出回路b3およびb4からは異常検出信号（Hレベル）は出力されない。

【0049】

この状態から、セルs3の正極端子（セルs4の負極端子）と検出端子C3との間の接続線が断線すると、セルs3、s4ごとに流れていたバイパス電流が、セルs4の正極端子から抵抗R4、ツェナーダイオードD4、抵抗R3、ツェナーダイオードD3を介して、セルs3の負極端子に流れる。従って、上述した理由により、検出端子C3の電圧は、セルs3とセルs4の各端子間電圧の加算値の $1/2$ 、すなわち、平均電圧となる。

【0050】

ここで、充放電制御回路5から故障診断実施信号（Hレベル）が出力されると、MOSトランジスタQ14はオンとなり、抵抗R4とツェナーダイオードD4とを介して流れていたバイパス電流は、抵抗R14とMOSトランジスタQ14とで構成される直列回路にも分岐して流れ始める。この場合、上述したように、抵抗R4（R3）と抵抗R14との大小関係から、検出端子C3の電圧は、セルs4の正極端子の電圧にごく近い電圧となる。この結果、異常検出回路b3は、検出端子C2-C3間の電圧が第2の所定電圧V2より高い電圧であることを検出し、異常検出回路b4は、検出端子C3-C4間の電圧が第3の所定電圧V3より低い電圧であることを検出する。従って、充放電制御回路5には、オア回路4を介してHレベルの信号が入力される。このように、充放電制御回路5は、故障診断実施信号を出力

した後にHレベルの信号が入力されることによって、断線が生じていることを検出することができる。

【 0 0 5 1 】

図6は、第3の実施の形態における組電池の異常検出装置が備えているようなMOSトランジスタや故障診断実施信号が出力される信号線を備えていない組電池の異常検出装置の構成を示す図である。図6を用いて、第3の実施の形態における組電池の異常検出装置の効果を説明する。なお、図3に示す構成部分と同じ構成部分については同一の符号を付して説明を省略する。

【 0 0 5 2 】

上述した説明と同様に、セルs2の正極端子（セルs3の負極端子）と検出端子C2との間の接続線が断線した場合について考察する。断線が発生する直前のセルs2およびs3の端子間電圧は、第4の所定電圧V4より高く、かつ、第2の所定電圧V2より低いものとする。この場合、ツェナーダイオードD3およびD4にはバイパス電流が流れるが、セルs2およびs3は、過充電には至っていないため、異常検出回路b2およびb3からは異常検出信号（Hレベル）は出力されない。

【 0 0 5 3 】

この状態から、セルs2の正極端子（セルs3の負極端子）と検出端子C2との間の接続線が断線すると、セルs2、s3ごとに流れていたバイパス電流が、セルs3の正極端子から抵抗R3、ツェナーダイオードD3、抵抗R2、ツェナーダイオードD2を介して、セルs2の負極端子に流れる。従って、上述した理由により、検出端子C2の電圧は、セルs2とセルs3の各端子間電圧の加算値の $1/2$ 、すなわち、平均電圧となる。セルs2およびs3の端子間電圧は、V4より高くV2より低いので、平均電圧もV4より高くV2より低い。従って、異常検出回路b2、b3からは異常検出信号が出力されないので、断線を検出することはできない。

【 0 0 5 4 】

第3の実施の形態における組電池の異常検出装置によれば、電流バイパス回路として、半導体スイッチであるツェナーダイオードD1～Dnを用いる場合においても、セルs1～snと検出端子C1～Cnとの間の接続線にて断線が生じたことを確実に検出することができる。すなわち、検出端子間の電圧が所定の電圧以上に

なると検出端子間に接続される半導体スイッチがオンされて対応するセルに流れる電流の一部をバイパスさせる電流バイパス回路を備えた回路において、隣接する半導体スイッチを交互に強制的にオン・オフさせた時に異常検出回路から出力される信号に基づいて、セルと対応する検出端子との間の接続線の断線を実際に検出することができる。従って、断線を検出するための大規模な断線検出回路を追加する必要がない。

【 0 0 5 5 】

また、断線故障診断時には、充放電制御回路 5 から 1 つの故障診断実施信号を出力することにより、セルと対応する検出端子間の全ての接続線の断線を検出することができる。

【 0 0 5 6 】

－ 第 4 の実施の形態 －

図 4 は、第 4 の実施の形態における組電池の異常検出装置の構成を示す図である。図 3 に示す第 3 の実施の形態における組電池の異常検出装置と同じ構成要素については、同一の符号を付して説明を省略する。第 4 の実施の形態における組電池の異常検出装置では、充放電制御回路 5 から故障診断実施信号が出力される信号線が複線化されている。

【 0 0 5 7 】

故障診断実施信号 F2 は、セル s1 の正極端子（セル s2 の負極端子）と検出端子 C1 との間の接続線、および、セル s2 の正極端子（セル s3 の負極端子）と検出端子 C2 との間の接続線の断線を検出する際に出力されて、MOS トランジスタ Q12 のゲート端子に入力される。故障診断実施信号 F4 は、セル s3 の正極端子（セル s4 の負極端子）と検出端子 C3 との間の接続線、および、セル s4 の正極端子（セル s5 の負極端子）と検出端子 C4 との間の接続線の断線を検出する際に出力されて、MOS トランジスタ Q14 のゲート端子に入力される。故障診断実施信号 F6, F8, … についても同様であり、故障診断信号 F_n は、セル s_{n-2} の正極端子（セル s_{n-1} の負極端子）と検出端子 C_{n-1} との間の接続線、および、セル s_{n-1} の正極端子（セル s_n の負極端子）と検出端子 C_n との間の接続線の断線を検出する際に出力されて、MOS トランジスタ Q1_n のゲート端子に入力される。

【 0 0 5 8 】

ここで、セル s 2 の正極端子（セル s 3 の負極端子）と検出端子 C 2 との間の接続線が断線した場合について考察する。断線が発生する直前の動作は、第 3 の実施の形態と同じなので、説明は省略する。充放電制御回路 5 から故障診断実施信号 F 2（H レベル）が出力されると、M O S トランジスタ Q 12 はオンとなり、抵抗 R 2 とツェナーダイオード D 2 とを介して流れていたバイパス電流は、抵抗 R 12 と M O S トランジスタ Q 12 とで構成される直列回路にも分岐して流れ始める。上述した理由により、検出端子 C 2 の電圧は、セル s 2 の負極端子の電圧にごく近い電圧となるので、異常検出回路 b 2 は、検出端子 C 1 - C 2 間の電圧が第 3 の所定電圧 V 3 より低い電圧であることを検出し、異常検出回路 b 3 は、検出端子 C 2 - C 3 間の電圧が第 2 の所定電圧 V 2 より高い電圧であることを検出する。

【 0 0 5 9 】

このように、異常検出回路 b 2 からは過放電であることを示す異常検出信号（H レベル）が出力され、異常検出回路 b 3 からは過充電であることを示す異常検出信号（H レベル）が出力されるので、充放電制御回路 5 には、オア回路 4 を介して H レベルの信号が入力される。充放電制御回路 5 は、故障診断実施信号 F 2 を出力した後に H レベルの信号が入力されたことから、セル s 2 の正極端子（セル s 3 の負極端子）と検出端子 C 2 との間の接続線、または、セル s 1 の正極端子（セル s 2 の負極端子）と検出端子 C 1 との間の接続線のうちのいずれか一方が断線していることを検出することができる。

【 0 0 6 0 】

他のセルと検出端子間で断線が生じた場合についても同様である。例えば、セル s 3 の正極端子（セル s 4 の負極端子）と検出端子 C 3 との間の接続線の断線を検出する場合は、充放電制御回路 5 から故障診断実施信号 F 4 を出力する。なお、セル s 3 の正極端子（セル s 4 の負極端子）と検出端子 C 3 との間の接続線にて断線が生じた場合の動作については、第 3 の実施の形態にて説明したので、ここではその説明は省略する。

【 0 0 6 1 】

第 4 の実施の形態における組電池の異常検出装置によれば、電流バイパス回路

としてツェナーダイオード $D1 \sim Dn$ を用いる場合において、セル $s1 \sim sn$ と検出端子 $C1 \sim Cn$ との間の接続線の断線を検出することができるとともに、断線箇所を特定することができる。すなわち、充放電制御回路5は、故障診断実施信号 $F2, F4, \dots, Fn$ を用いて、MOSトランジスタ $Q12 \sim Q1n$ を個別に制御するので、容易にセルと対応する検出端子間の断線箇所を特定することができる。

【0062】

本発明は、上述した一実施の形態に限定されることはない。例えば、第1の実施の形態における組電池の異常検出装置において、電流バイパス回路を構成する半導体スイッチとしてMOSトランジスタを用いたが、バイポーラトランジスタを用いることもできる。

【0063】

特許請求の範囲の構成要素と第1、第2の実施の形態の構成要素との対応関係は次の通りである。すなわち、検出端子 $C1 \sim Cn$ が検出端子を、異常検出回路 $b1 \sim bn$ が異常検出回路を、 $OR2 \sim ORn$ 、MOSトランジスタ $Q2, Q4, \dots, Qn$ が短絡回路を、MOSトランジスタ $Q1 \sim Qn$ が半導体スイッチを、充放電制御回路5が制御回路を、オア回路4および充放電制御回路5が断線検出回路を、アンド回路 $AND1 \sim ANDn-1$ 、インバータ回路 $INV1 \sim INVn-1$ 、MOSトランジスタ $Q1, Q3, \dots, Qn-1$ が開放回路をそれぞれ構成する。また、第3、第4の実施の形態の構成要素との対応関係に関しては、ツェナーダイオード $D1 \sim Dn$ および抵抗 $R1 \sim Rn$ が電流バイパス回路を、充放電制御回路5およびMOSトランジスタ $Q12 \sim Q1n$ が制御回路をそれぞれ構成する。なお、本発明の特徴的な機能を損なわない限り、各構成要素は上記構成に限定されるものではない。

【図面の簡単な説明】

【図1】第1の実施の形態における組電池の異常検出装置の構成を示す図

【図2】第2の実施の形態における組電池の異常検出装置の構成を示す図

【図3】第3の実施の形態における組電池の異常検出装置の構成を示す図

【図4】第4の実施の形態における組電池の異常検出装置の構成を示す図

【図5】第1の実施の形態における組電池の異常検出装置の効果を説明するための組電池の異常検出装置の構成図

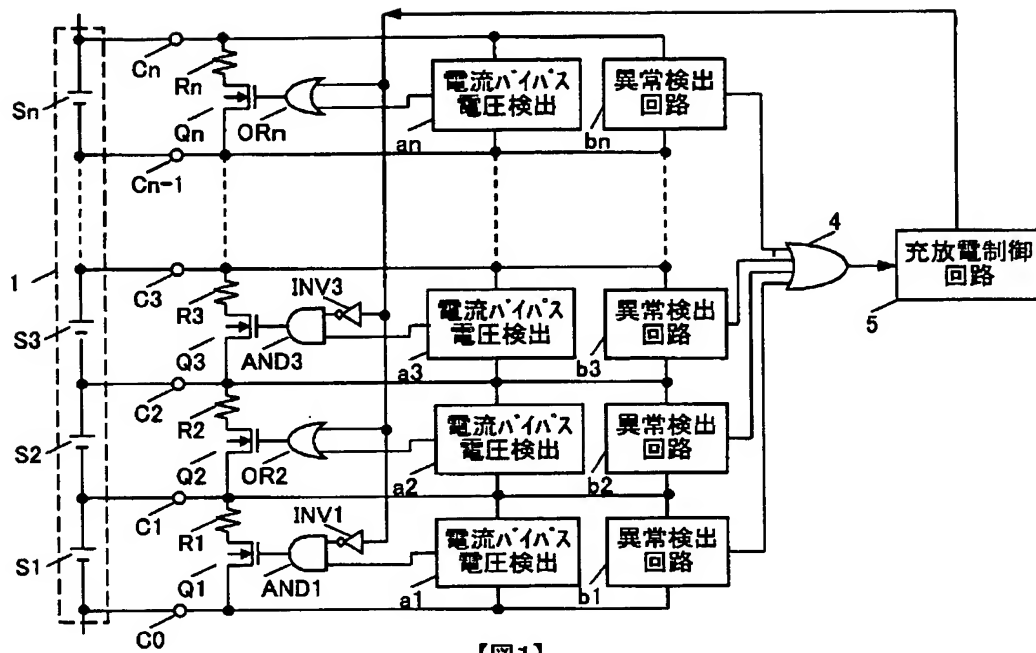
【図 6】 第 3 の実施の形態における組電池の異常検出装置の効果を説明するための組電池の異常検出装置の構成図

【符号の説明】

1 …組電池、 4 …オア回路、 5 …充放電制御回路、 $s_1 \sim s_n$ …セル、 $a_1 \sim a_n$ …電流バイパス電圧検出回路、 $b_1 \sim b_n$ …異常検出回路、 $AND_1 \sim AND_{n-1}$ …アンド回路、 $OR_2 \sim OR_n$, $OR_{22} \sim OR_{2n-1}$ …オア回路、 $R_1 \sim R_n$, $R_{12} \sim R_{1n}$ …抵抗、 $Q_1 \sim Q_n$, $Q_{12} \sim Q_{1n}$ …MOS トランジスタ、 $C_1 \sim C_n$ …検出端子、 $INV_1 \sim INV_{n-1}$ …インバータ回路、 $D_1 \sim D_n$ …ツェナーダイオード

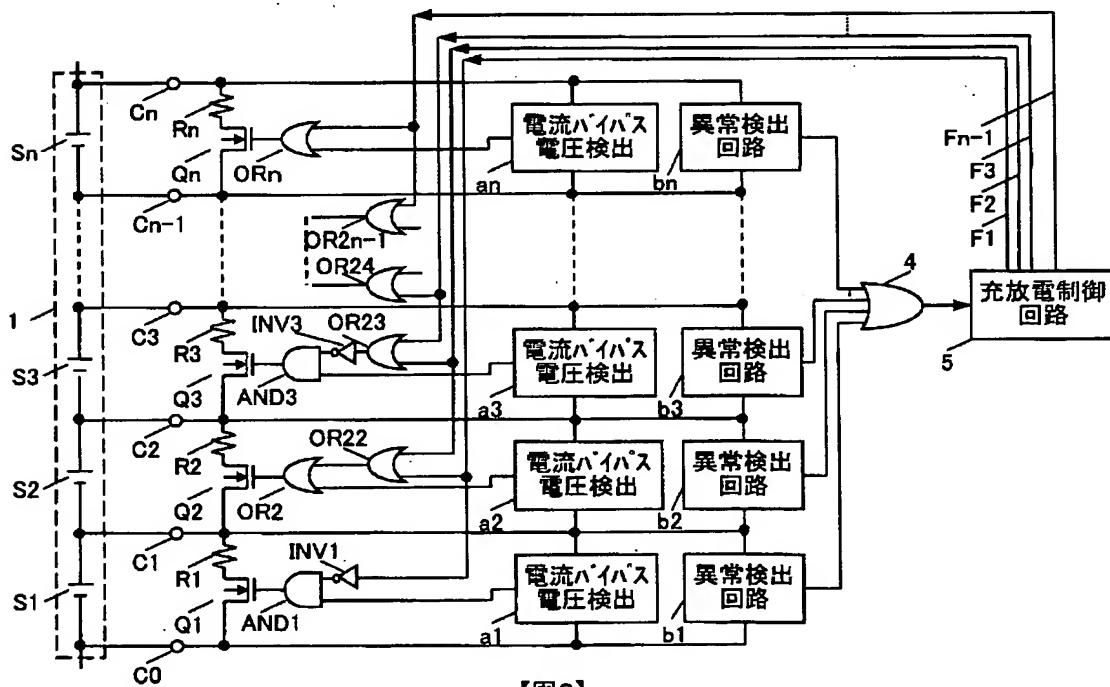
【書類名】 図面

【図 1】



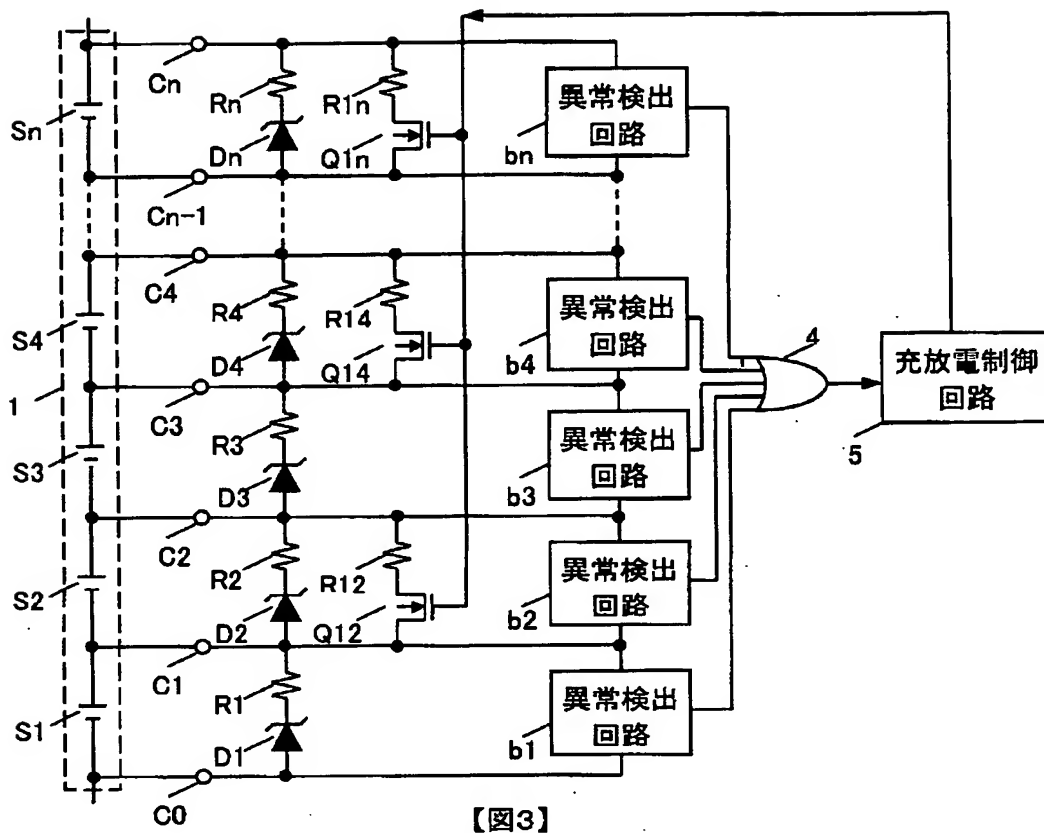
【図 1】

【図 2】



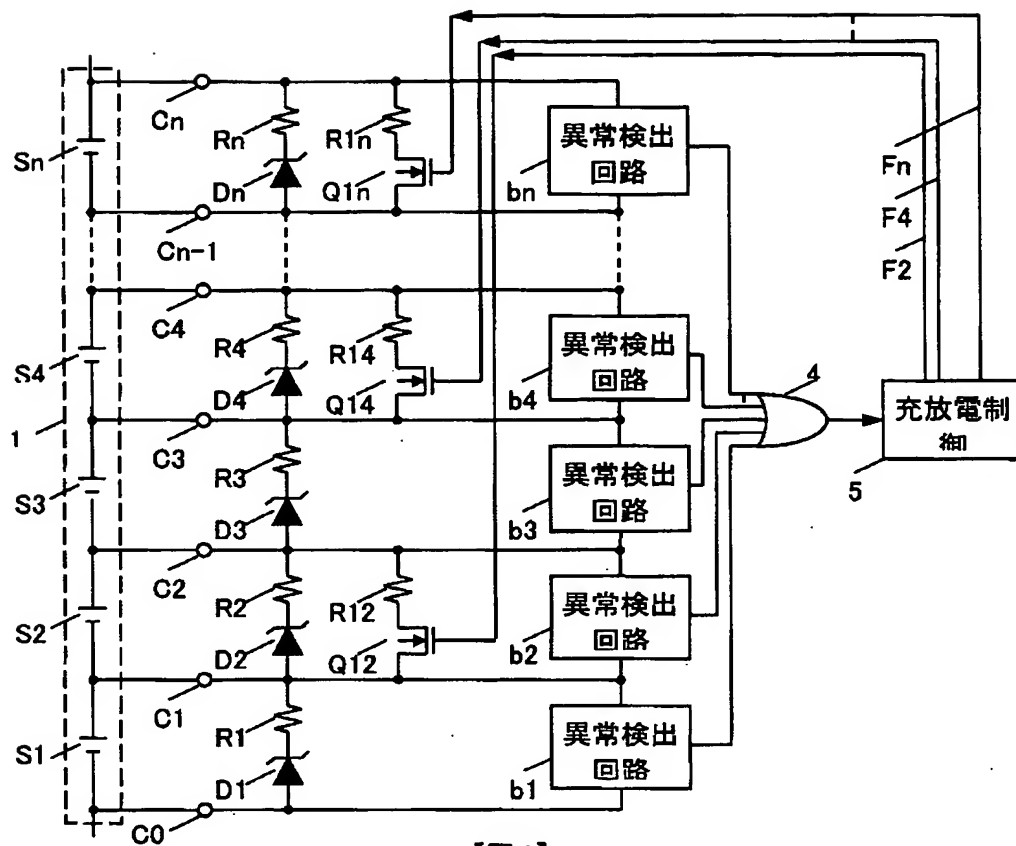
【図 2】

【図 3】



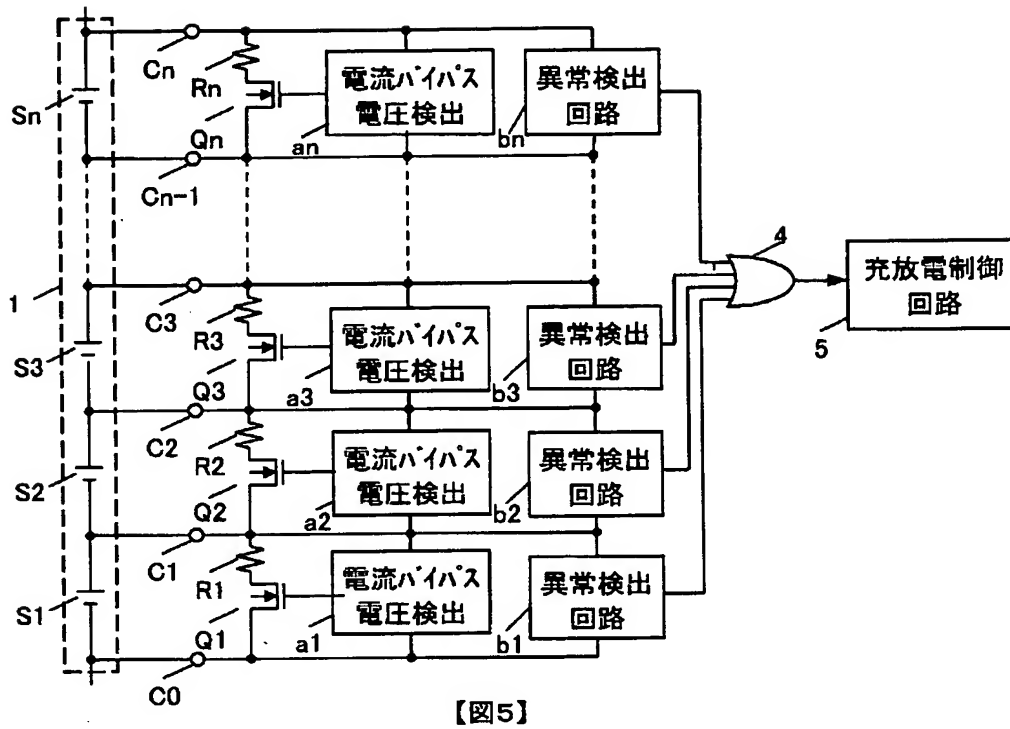
【図3】

【図4】



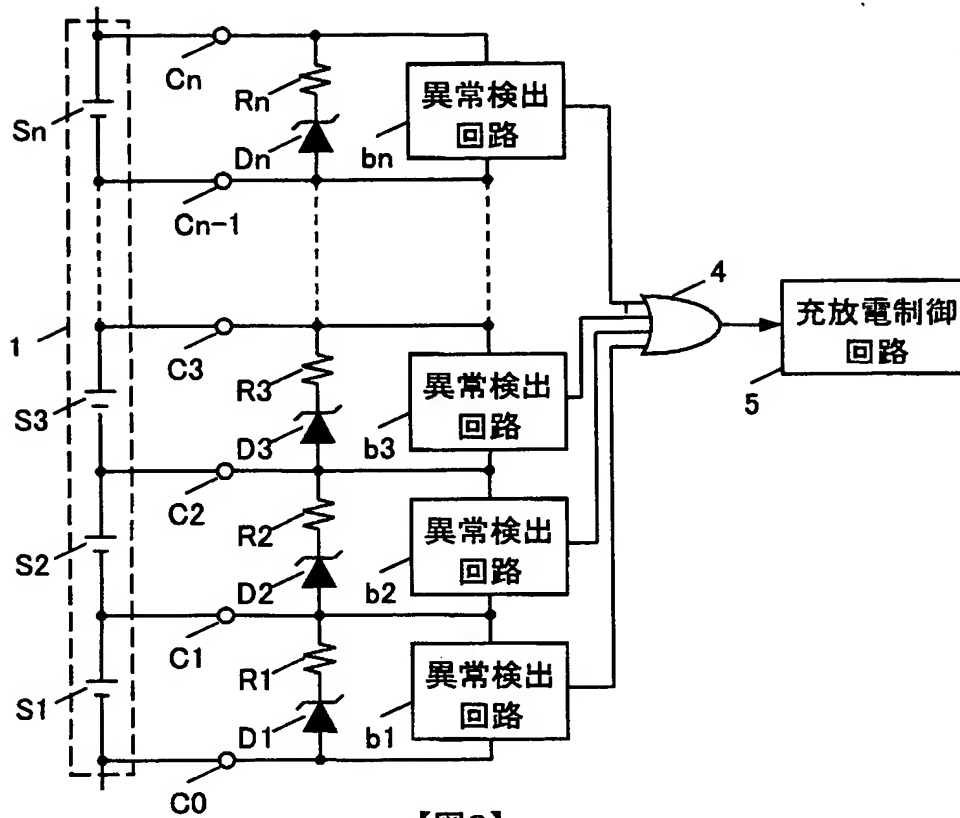
【図4】

【図5】



【図5】

【図 6】



【図6】

【書類名】 要約書

【要約】

【課題】 セルの過充電および過放電を検出する回路を用いて、簡易な構成により断線を検出する。

【解決手段】 充放電制御回路 5 から故障診断実施信号（Hレベル）を出力すると、セル s_1 , s_3 , ..., s_{n-1} に対応する MOS トランジスタ Q_1 , Q_3 , ..., Q_{n-1} は強制的にオフされるとともに、セル s_2 , s_4 , ..., s_n に対応する MOS トランジスタ Q_2 , Q_4 , ..., Q_n は強制的にオンされる。この時、セル s_2 の正極端子と検出端子 C2 との間で断線が生じていれば、検出端子 C2 の電圧はセル s_2 の負極端子の電圧と等しくなる。従って、異常検出回路 b2 は端子 C1 - C2 間の電圧が異常であることを示す信号を出力するとともに、異常検出回路 b3 は端子 C2 - C3 間の電圧が異常であることを示す信号を出力する。これにより、断線を検出する。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2002-243178
受付番号	50201249936
書類名	特許願
担当官	第七担当上席 0096
作成日	平成14年 8月26日

<認定情報・付加情報>

【提出日】	平成14年 8月23日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000003997]

1. 変更年月日	1990年 8月31日
[変更理由]	新規登録
住 所	神奈川県横浜市神奈川区宝町2番地
氏 名	日産自動車株式会社